

DRIVE METHOD FOR SOLID-STATE IMAGE PICKUP DEVICE

Patent Number: JP2196575,
Publication date: 1990-08-03
Inventor(s): SHIBATA HIDENORI; others: 02
Applicant(s):: TOSHIBA CORP
Requested Patent: ☐ JP2196575
Application Number: JP19890015511 19890125
Priority Number(s):
IPC Classification: H04N5/335 ; H01L27/146
EC Classification:
Equivalents: JP2777162B2



Abstract

PURPOSE: To inject a bias charge to a signal charge storage diode without using a light source by providing a gate and a diode injecting electrically a bias charge to a signal charge store diode.

CONSTITUTION: A bias charge injection gate 40 and a bias charge injection diode 50 are provided opposite to a storage diode 10 for vertical CCD and a bias charge is injected from the diode 50 via the gate 40 and a readout gate 30 to the storage diode 10. Then a voltage applied to a transparent electrode is selected larger or smaller than the voltage at the signal charge storage period to inject the bias charge and discharged while being restored to the voltage for the signal charge store period. Thus, the bias charge is injected to the storage diode 100 without using a light source.

Data supplied from the esp@cenet database - 12

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-196575

⑪ Int. Cl.

H 04 N 5/335
H 01 L 27/146

識別記号

F

庁内整理番号

8838-5C

⑬ 公開 平成2年(1990)8月3日

7377-5F H 01 L 27/14

E

審査請求 未請求 請求項の数 3 (全9頁)

⑭ 発明の名称 固体撮像装置の駆動方法

⑮ 特 願 平1-15511

⑯ 出 願 平1(1989)1月25日

⑰ 発 明 者 柴 田 英 紀 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内

⑱ 発 明 者 原 田 望 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内

⑲ 発 明 者 井 上 郁 子 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内

⑳ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

㉑ 代 理 人 弁 理 士 鈴 江 武 彦 外 3 名

明 細 書

1. 発明の名称

固体撮像装置の駆動方法

2. 特許請求の範囲

(1) 半導体基板上に信号電荷蓄積ダイオード、信号電荷読出し部及び信号電荷転送部が形成され、且つ最上部に信号電荷蓄積ダイオードに電気的に接続された画素電極が形成された固体撮像素子チップと、このチップ上に積層された光導電膜と、この光導電膜上に形成された透明電極と、前記信号電荷転送部に隣接して設けられ、前記信号電荷読出し部を介して前記信号電荷蓄積ダイオードにバイアス電荷を注入、排出するためのゲート及びダイオードとを備えた固体撮像装置であって、前記信号電荷蓄積ダイオードにバイアス電荷を注入する際に、

前記透明電極に印加する電圧を信号電荷蓄積期間の電圧より大きく又は小さくし、前記信号電荷蓄積ダイオードを介して前記光導電膜中にバイアス電荷を注入し、

次いで前記透明電極に印加する電圧を再び信号電荷蓄積期間の電圧に戻し、前記光導電膜中に注入された余剰の電荷を前記蓄積ダイオードを介して排出することを特徴とする固体撮像装置の駆動方法。

(2) 半導体基板上に信号電荷蓄積ダイオード、信号電荷読出し部及び信号電荷転送部が形成され、且つ最上部に信号電荷蓄積ダイオードに電気的に接続された画素電極が形成された固体撮像素子チップと、このチップ上に積層された光導電膜と、この光導電膜上に形成された透明電極と、前記信号電荷蓄積ダイオードに隣接して設けられ、前記信号電荷蓄積ダイオードにバイアス電荷を注入するためのバイアス電荷注入用ゲート及びダイオードと、前記信号電荷転送部に隣接して設けられ、前記信号電荷蓄積ダイオードに注入されたバイアス電荷を前記信号電荷読出し部を介して排出するためのバイアス電荷排出用ゲート及びダイオードとを備えた固体撮像装置であって、前記信号電荷蓄積ダイオードにバイ

アス電荷を注入する際に、

前記透明電極に印加する電圧を信号電荷蓄積期間の電圧より大きく又は小さくし、前記信号電荷蓄積ダイオードを介して前記光導電膜中にバイアス電荷を注入し、

次いで前記透明電極に印加する電圧を再び信号電荷蓄積期間の電圧に戻し、前記光導電膜中に注入された余剰の電荷を前記蓄積ダイオードを介して排出することを特徴とする固体撮像装置の駆動方法。

- (3) 前記画素電極及び信号電荷蓄積ダイオードはマトリックス状に配列され、前記信号電荷転送部は信号電荷蓄積ダイオードの配列に沿って列状に複数配列され、前記バイアス電荷の注入のためのゲート及びダイオードは各信号電荷蓄積ダイオードに対応してそれぞれ設けられたものであり、

前記バイアス電荷の注入は、信号電荷蓄積ダイオードから信号電荷を取出した後に行われ、且つ全ての信号電荷蓄積ダイオードを同時にで

料の中で特に、特性や加工性の良さ、低温形成の可能性から、 α -Si:H膜が本命になりつつある。

第7図は従来の積層型固体撮像装置の概略構造を示す断面図である。図中110はp型Si基板、111はp⁺型素子分離層、112はn⁺型チャンネル(垂直CCDチャンネル)、113はn⁺型蓄積ダイオード、114は信号電荷読出しゲート、115a、115bは転送ゲート、116は第1絶縁層、117は画素電極配線、118は第2絶縁層、120は画素電極、121は α -Si:H等の光導電膜、122はITO等の透明電極を示している。ここで、転送電極115aの一部が信号電荷読出しゲート114を兼ねるものとなっている。

第7図の構成において、透明電極122から入射した光は光導電膜121で光電変換され、これにより電子-正孔対ができる。蓄積ダイオード113に電気的に接続されている画素電極120の電位は透明電極122よりも高くなっているため、電子は画素電極120に向かって、正孔は透明電極122に向かって移動する。正孔は透明電極

ではなく、1行おきに行われることを特徴とする請求項1又は2記載の固体撮像装置の駆動方法。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

本発明は、積層型固体撮像装置の駆動方法に係わり、特にバイアス電荷の注入、排出手段を備えた固体撮像装置の駆動方法に関する。

(従来の技術)

固体撮像素子チップ上に光導電膜を積層した2層立て構造の固体撮像装置(積層型固体撮像装置)は、感光部の開口面積を広くすることができるため、高感度且つ低ノイズという優れた特長を有する。このため、この固体撮像装置は、各種監視用テレビジョンや高品位テレビジョン等のカメラとして有望視されている。積層型固体撮像装置用の光導電膜としては、現在のところ、アモルファス材料膜が用いられている。例えば、 Se-As-Te 膜、 ZnSe-ZnCdTe 、 α -Si:H膜(水素化非晶質シリコン膜)等である。これらの材

122を介して外部回路に流出し、電子は画素電極120に接続されている蓄積ダイオード113に蓄積され、該ダイオード113の電位を低下させる。一定期間蓄積された信号電荷(電子)は、信号電荷読出しゲート114に信号電荷読出しパルスが印加されると、蓄積ダイオード113から垂直CCDチャンネル112に読出される。なお、垂直CCDチャンネル112に読出され転送された電荷は表示しない水平CCDチャンネルを介して出力されることになる。

しかしながら、この種の固体撮像装置においては次のような問題があった。即ち、蓄積ダイオード113と自由電子の充満している画素電極配線117とが電気的に接続されているため、蓄積ダイオード113は完全に空乏化せず、信号電荷の読出しが不完全転送となり、これにより容量性線像が発生するという問題があった。また、光導電膜121内で光電変換された電荷は膜内に存在するトラップ準位に捕獲され、ある時間において放出されるため、固体撮像装置における

残像特性を悪くする問題があった。

なお、光導電性残像はバイアス電荷を注入しトラップ単位を定常的に埋めることによって低減できるが、十分に低減するためには極限信号量以上のバイアス電荷の注入が必要となる。従来の構造の積層型固体撮像装置では、バイアス電荷を注入するためには光源を必要とし、且つバイアス電荷のうちトラップ単位を埋めた後の余剰分は信号電荷と一緒に読み出されダイナミックレンジを狭くする問題があった。

(発明が解決しようとする課題)

このように、従来の積層型固体撮像装置においては、蓄積ダイオードからの信号電荷の読み出し動作が不完全であり、容量性残像が発生するという問題があった。また、従来の光源を用いたバイアス電荷の注入により残像を低減する方法では、バイアス電荷を均一に注入することはできず、さらに構成が複雑化する問題があった。

また、光導電膜を光電変換部として用いるために、膜内に存在するトラップ単位に光電変換

された電荷の一部が捕獲され、光導電性残像が発生するという問題があった。さらに、光導電性残像を低減するためにバイアス電荷を注入するためには光源が必要であり、且つバイアス電荷の余剰分によりダイナミックレンジが減少するという問題があった。

本発明は、上記事情を考慮してなされたもので、その目的とするところは、光源等を用いることなく信号電荷蓄積ダイオードに均一にバイアス電荷を注入することができ、且つダイナミックレンジの減少を伴わずに、光導電性残像を低減するのに十分なバイアス電荷の注入を行うことができ、残像特性の向上をはかり得る固体撮像装置の駆動方法を提供することにある。

[発明の構成]

(課題を解決するための手段)

本発明の骨子は、バイアス電荷の注入、排出用のゲート及びダイオードを設けることにより、蓄積ダイオードへのバイアス電荷の注入、排出を電気的に行うことにあり、さらにバイアス電

荷を信号電荷蓄積ダイオードを介して光導電膜に注入した後、注入されたバイアス電荷の余剰分を排出することにある。

即ち本発明は、半導体基板上に信号電荷蓄積ダイオード、信号電荷読み出し部及び信号電荷転送部が形成され、且つ最上部に信号電荷蓄積ダイオードに電気的に接続された画素電極が形成された固体撮像素子チップと、このチップ上に積層された光導電膜と、この光導電膜上に形成された透明電極とを備えた固体撮像装置において、前記信号電荷読み出し部を介して前記信号電荷蓄積ダイオードにバイアス電荷を注入、排出するためのゲート及びダイオードを前記信号電荷転送部に隣接して設け、さらにこの固体撮像装置を駆動する方法として、前記透明電極に印加する電圧を信号電荷蓄積期間の電圧より大きく又は小さくすることにより、前記信号電荷蓄積ダイオードを介して前記光導電膜中にバイアス電荷を注入し、次いで前記透明電極に印加する電圧を再び信号電荷蓄積期間の電圧に戻し、

前記光導電膜中に注入された余剰の電荷を前記蓄積ダイオードを介して排出するようにした方法である。

(作 用)

本発明によれば、信号電荷蓄積ダイオードに対して電気的にバイアス電荷を注入するためのゲート及びダイオードを設けることにより、光源を用いることなく信号電荷蓄積ダイオードにバイアス電荷を注入することが可能である。従って、容量性残像を十分低減するだけのバイアス電荷を均一に注入できる。また、一旦注入したバイアス電荷を信号電荷読み出しゲートを介して排出することにより、暗時出力電流が一定量以上のバイアス電荷に対して依存しなくなるので、バイアス電荷のばらつきを無視することができる。

また本発明によれば、バイアス電荷を電気的に注入するためのゲート及びダイオードを設け、信号電荷蓄積ダイオードを介して光導電膜中にバイアス電荷を電気的に注入するため、光導電

膜内に存在するトラップ電位を満たすのに十分なバイアス電荷の注入が可能となり、さらにバイアス電荷の余剰分を信号電荷とは別に掃き出すことができる。従って、バイアス電荷の注入によるグイナミックレンジの減少を伴わず、光導電性減衰を十分に低減できることになる。

(実施例)

以下、本発明の詳細を図示の実施例によって説明する。

第1図は本発明の一実施例に係わる固体撮像装置の基本構成を平面的に示す模式図である。基本的な構成は従来の積層型固体撮像装置と同様である。即ち、図示しないS1基板上に信号電荷蓄積ダイオード10がマトリックス状に配列され、これらの蓄積ダイオード10に隣接して列方向に垂直CCDの転送電極20が設けられている。これらの転送電極20には、それぞれ駆動パルス ϕ_{v1} , ϕ_{v2} , ϕ_{v3} , ϕ_{v4} が印加され、垂直CCDは4相駆動となっている。ここで駆動パルス ϕ_{v1} , ϕ_{v3} が印加される電極20

＋ネル、70はバイアス電荷注入用ダイオード50に接続される電極を示している。また、蓄積ダイオード10(11, 12)において、転送電極21に隣接する方を11、転送電極23に隣接する方を12としている。同様に、信号電荷読出しゲート30(31, 32)、バイアス電荷注入用ゲート40(41, 42)、バイアス電荷注入用ダイオード50(51, 52)及び電極70(71, 72)において、蓄積ダイオード11に対応する方を31, 41, 51, 71、蓄積ダイオード12に対応する方を32, 42, 52, 72としている。また、図では画素電極配線117、画素電極120、光導電膜121及び透明電極122等は省略してある。

次に、本装置の駆動方法について説明する。

第3図に転送電極20への駆動パルス ϕ_{v1} 、 ϕ_{v3} を、第4図に第2図の矢視A-A断面の概略とそのポテンシャル状態の変化を示す。なお、第3図中に付した番号1～18は第4図中に付した番号1～18にそれぞれ対応するタイミングで

の一部は信号電荷読出しゲート30を兼ねている。

本装置が従来装置と異なる点は、電荷注入用のゲート及びダイオードを設けたことにある。即ち、垂直CCDの蓄積ダイオード10と反対側にはバイアス電荷注入用ゲート40及びバイアス電荷注入用ダイオード50が設けられている。ゲート40には駆動パルス ϕ_{v1} , ϕ_{v3} が印加され、ダイオード50には駆動パルス ϕ_{v1} , ϕ_{v3} が印加される。そして、ダイオード50からゲート40を介して、さらに読出しゲート30を介して蓄積ダイオード10にバイアス電荷が注入されるものとなっている。

第2図は第1図をより具体化して示す平面図である。転送電極20のうち駆動パルス ϕ_{v1} , ϕ_{v3} が印加される電極21, 23は第1層ポリS1であり、駆動パルス ϕ_{v2} , ϕ_{v4} が印加される電極22, 24は第2層ポリS1である。また、バイアス電荷注入用ゲート40は第3層ポリS1である。なお、図中60は垂直CCDチ

ある。

第3図に示す如く時刻 $t_0 \sim t_1$ において、信号電荷読出しゲート31の電圧 ϕ_{v1} が読出し電圧 V_{p1} となると、第4図(a)～(c)に示す如く転送電極21の下側のチャネルに蓄積ダイオード11より信号電荷が読出される。続いて、時刻 $t_1 \sim t_2$ で各転送電極20の駆動パルス $\phi_{v1} \sim \phi_{v4}$ を第3図に示す如く変化させると、第4図(c)～(e)に示す如く信号電荷が転送電極23の下側のチャネルに転送される。そして、時刻 $t_2 \sim t_3$ において、蓄積ダイオード11を介して光導電膜121に本発明によるバイアス電荷の注入が行われる。このバイアス電荷の注入動作については後に説明する。

時刻 $t_3 \sim t_4$ の間には信号電荷読出しゲート32の電圧 ϕ_{v3} が読出し電圧 V_{p2} となると、第4図(e)～(g)に示す如く蓄積ダイオード12より信号電荷が読出され、この信号電荷は転送電極23の下側のチャネルで蓄積ダイオード11の信号電荷に加算される。続いて、時刻 $t_4 \sim$

t_{10} で各転送電極20の駆動パルス $\phi_{v1} \sim \phi_{vn}$ を第3図に示す如く変化させると、第4図(k)~(j)に示す如く信号電荷は次の転送電極21の下チャンネルに転送される。そして、時刻 $t_{10} \sim t_{11}$ において、蓄積ダイオード12を介して光導電膜121にバイアス電荷が注入される。なお、上に述べた信号電荷の転送は、従来のインターリーブ方式と同様である。

次に、バイアス電荷の注入方法について説明する。なお、ここでは蓄積ダイオード11を介した光導電膜121へのバイアス電荷の注入について説明するが、蓄積ダイオード12を介した光導電膜121へのバイアス電荷の注入も以下と同様にして行われる。第5図に転送電極21、バイアス電荷注入用ゲート41、バイアス電荷注入用ダイオード51及び透明電極122への駆動パルス ϕ_{v1} 、 ϕ_{s1} 、 ϕ_{b1} 、 ϕ_{r2} を、第6図に第2図の矢視B-B断面の概略とそのポテンシャル状態の変化を示す。なお、第5図中に付した番号1~6は第6図中に付した番号1~6に

それぞれ対応するタイミングである。また、第5図の t_a は第3図の t_4 に対応し、 t_e は t_5 に対応している。

第5図に示す如く、時刻 $t_a \sim t_b$ で転送電極21に信号電荷脱出し時と同一の電圧 V_{ps} が印加されると、第6図(b)に示す如く信号電荷脱出しゲート31がON状態になる。時刻 $t_b \sim t_c$ において、バイアス電荷注入用ゲート41に V_{on} が印加されると第6図(c)に示す如くこのゲート41が開く。続いて、時刻 $t_c \sim t_d$ の間にバイアス電荷注入用ダイオード51に印加される電圧が $V_{os} - V_{in}$ に変わると、第6図(d)に示す如くバイアス電荷がバイアス電荷注入用ゲート41及び信号電荷脱出しゲート31を介して蓄積ダイオード11に注入される。

次いで、時刻 $t_d \sim t_e$ において透明電極122に印加される電圧が $V_o \sim V_f$ に変わると、第6図(e)に示す如く蓄積ダイオード11を介してバイアス電荷が光導電膜121に注入される。

ここで、光導電膜121に注入されたバイアス電荷の一部は、光導電性残像の要因であるトラップ準位を埋める。その後、時刻 $t_e \sim t_f$ において、透明電極122に印加される電圧が $V_i - V_o$ に変わると、第6図(f)に示す如く、バイアス電荷の内トラップ準位を埋めない余剰分は蓄積ダイオード11側に引き出される。

次いで、時刻 $t_f \sim t_g$ において、バイアス電荷注入用ダイオード51に印加される電圧が $V_{in1} - V_{os}$ に変わると、第6図(g)に示す如く、蓄積ダイオード11中のバイアス電荷もバイアス電荷注入用ダイオード51に排出される。そして、転送電極21に印加される電圧が $V_{ps} - 0$ に変わると、第6図(h)に示す如く、信号電荷脱出しゲートはOFF状態になる。最後に、バイアス電荷注入用ゲート41の電圧が0Vに変わり、第6図(i)に示す如くゲート41が閉じて一連のバイアス電荷注入動作が終了する。

かくして本実施例によれば、信号電荷蓄積ダイオード10に対して電気的にバイアス電荷を

注入、排出するためのゲート40及びダイオード50を設けているので、光源を用いることなく蓄積ダイオード50にバイアス電荷を注入することができる。従って、容量性残像を十分低減するだけのバイアス電荷を蓄積ダイオード50に均一に注入することができ、残像の低減に極めて有効である。

また本実施例では、透明電極122に印加される電圧を変化して、蓄積ダイオード50を介して光導電膜121に対して電気的にバイアス電荷を注入するために、光導電性残像を低減するのに十分な量のバイアス電荷を注入することが可能となる。さらに、注入したバイアス電荷の余剰分を蓄積ダイオード50を介して信号電荷とは別にバイアス電荷注入用ダイオード50に排出するために、ダイナミックレンジが減少する不都合もない。

なお、本発明は上述した各実施例に限定されるものではない。例えば、前記信号電荷注入用のゲート及びダイオードはCCDチャンネルの信

号電荷蓄積ダイオードと反対側に限るものではなく、信号電荷脱出しゲートを介してバイアス電荷の注入を行えるものであれば、信号電荷蓄積ダイオード側に設けたものであってもよい。また、信号電荷蓄積ダイオードに隣接してバイアス電荷注入用のゲート及びダイオードを設け、電荷転送部に隣接してバイアス電荷排出用のゲート及びダイオードを設けるようにしてもよい。さらに、バイアス電荷の注入、排出用のゲート及びダイオードを各々別に設けた構造のものに対しても適用できる。さらに、積層型に限らず一般にCCD撮像装置にも適用することが可能である。

また、駆動のタイミングについても蓄積ダイオードの電位がバイアス電荷注入用ダイオードの電位によって決められる間に光導電膜にバイアス電荷が注入、排出できるように透明電極に印加される電圧を変化すればよい。さらに、蓄積ダイオードの電位がバイアス電荷注入用ダイオードの電位によって決められる間に透明電極

に印加される電圧を信号電荷の蓄積時の電圧に戻せば、バイアス電荷の余剰分の排出の効率を上げるために透明電極から蓄積ダイオードに向かう電界を強めるように透明電極に印加される電圧を変化してもよい。その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

〔発明の効果〕

以上詳述したように本発明によれば、バイアス電荷の注入、排出用のゲート及びダイオードを設けることにより、蓄積ダイオードへのバイアス電荷の注入、排出を電気的に行うことができる。従って、光線等を設けることなく信号電荷蓄積ダイオードに均一にバイアス電荷を注入することができ、残像特性の向上をはかり得る。これに加えて、光導電膜に対してバイアス電荷の注入、排出を電気的に行うことができる。従って、光線を用いることなく、光導電性残像を低減するのに十分なバイアス電荷を注入することができ、さらにバイアス電荷の余剰分を排出

するため、ダイナミックレンジの減少も抑えられる。

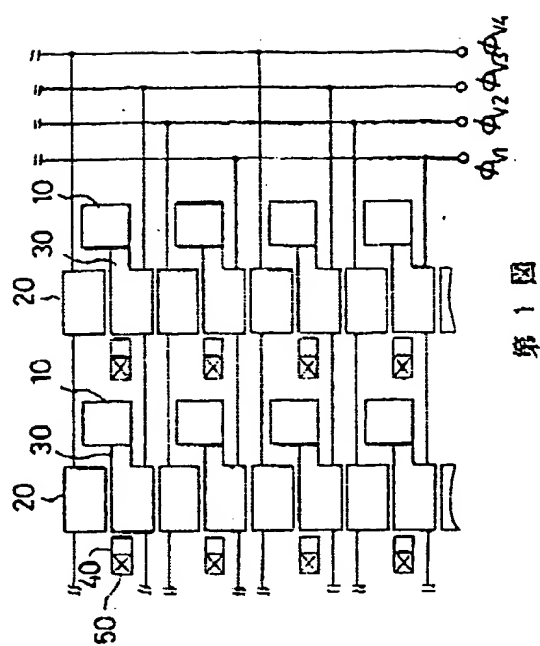
4. 図面の簡単な説明

第1図乃至第6図は本発明の一実施例に係わる固体撮像装置を説明するためのもので、第1図は固体撮像装置の基本構成を平面的に示す模式図、第2図は第1図をより具体化して示す平面図、第3図は転送電極への駆動パルスを示す信号波形図、第4図は第2図の矢視A-A断面の概略とそのポテンシャル状態の変化を示す模式図、第5図は転送電極、バイアス電荷注入用ゲート及びダイオード、透明電極への駆動パルスを示す信号波形図、第6図は第2図の矢視B-B断面の概略とそのポテンシャル状態の変化を示す模式図、第7図は従来の積層型固体撮像装置の概略構造を示す断面図である。

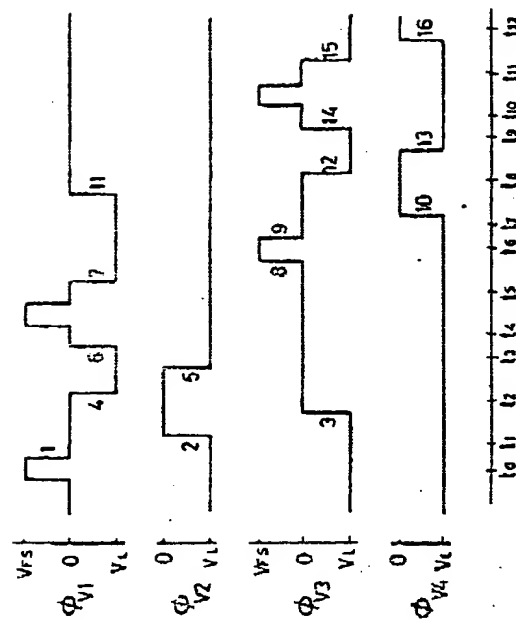
10 (11, 12) …信号電荷蓄積ダイオード、20 (21, ~, 24) …転送電極、30 (31, 32) …信号電荷脱出しゲート、40 (41, 42) …バイアス電荷注入用ゲ

ト、50 (51, 52) …バイアス電荷注入用ダイオード、60 …逆道CCDチャネル、70 (71, 72) …電極、121 …光導電膜、122 …透明電極。

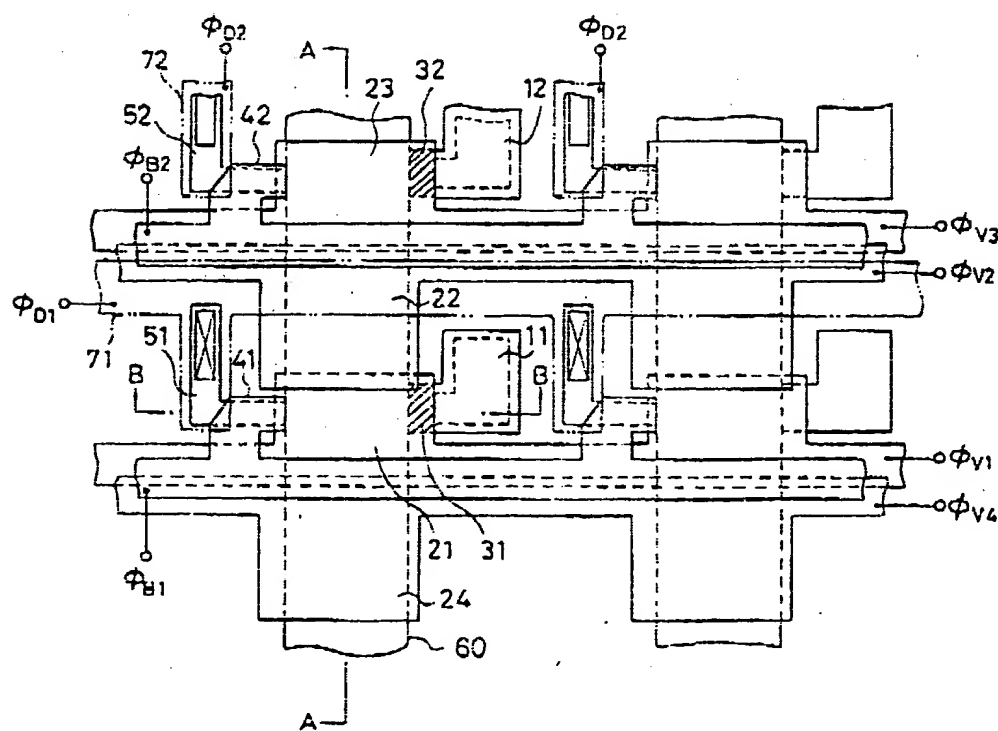
出版人代理人 井理士 鈴 江 武 彦



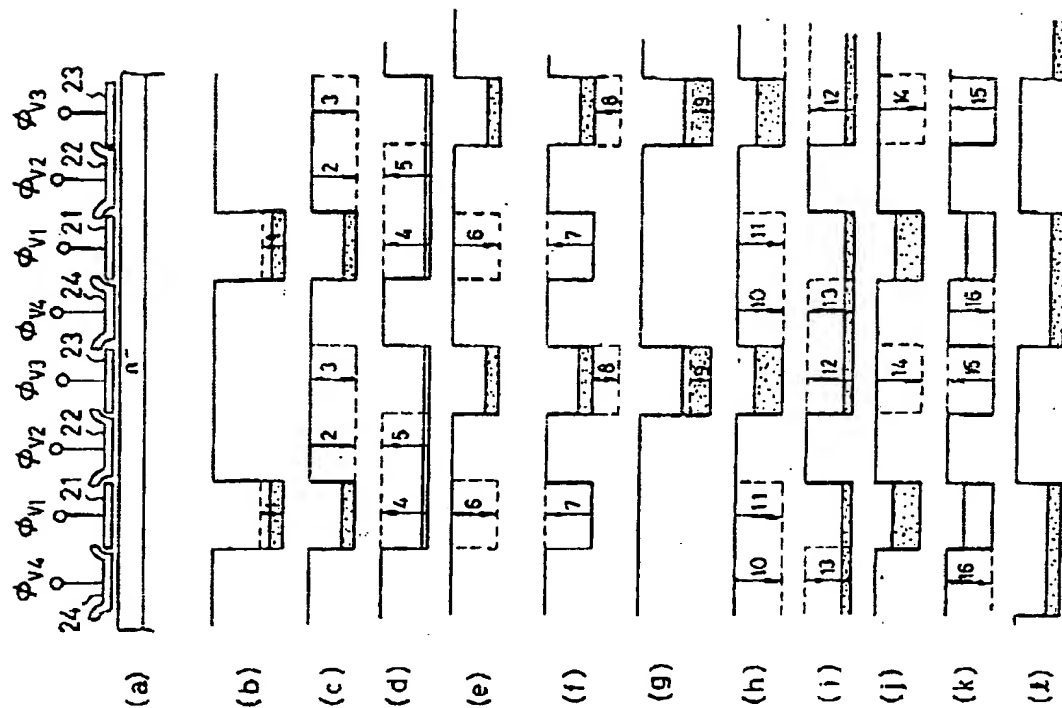
第 1 図



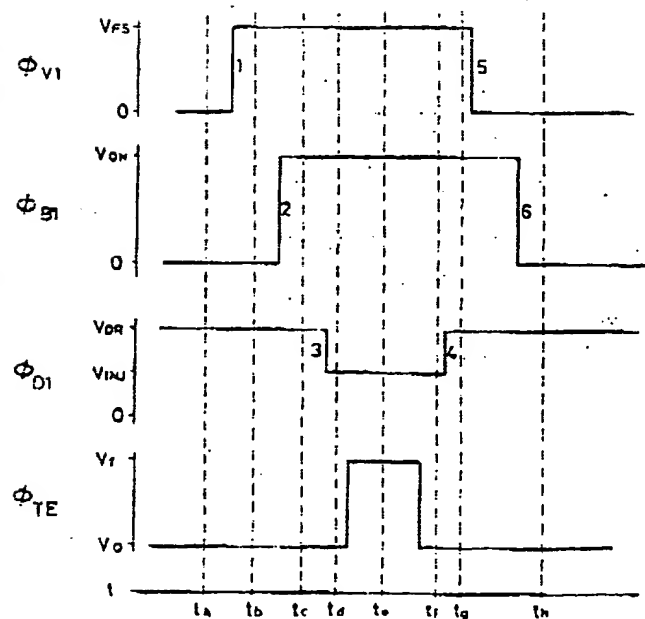
第 3 図



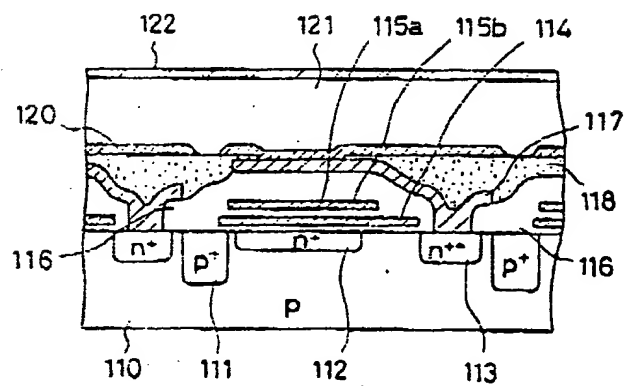
第 2 図



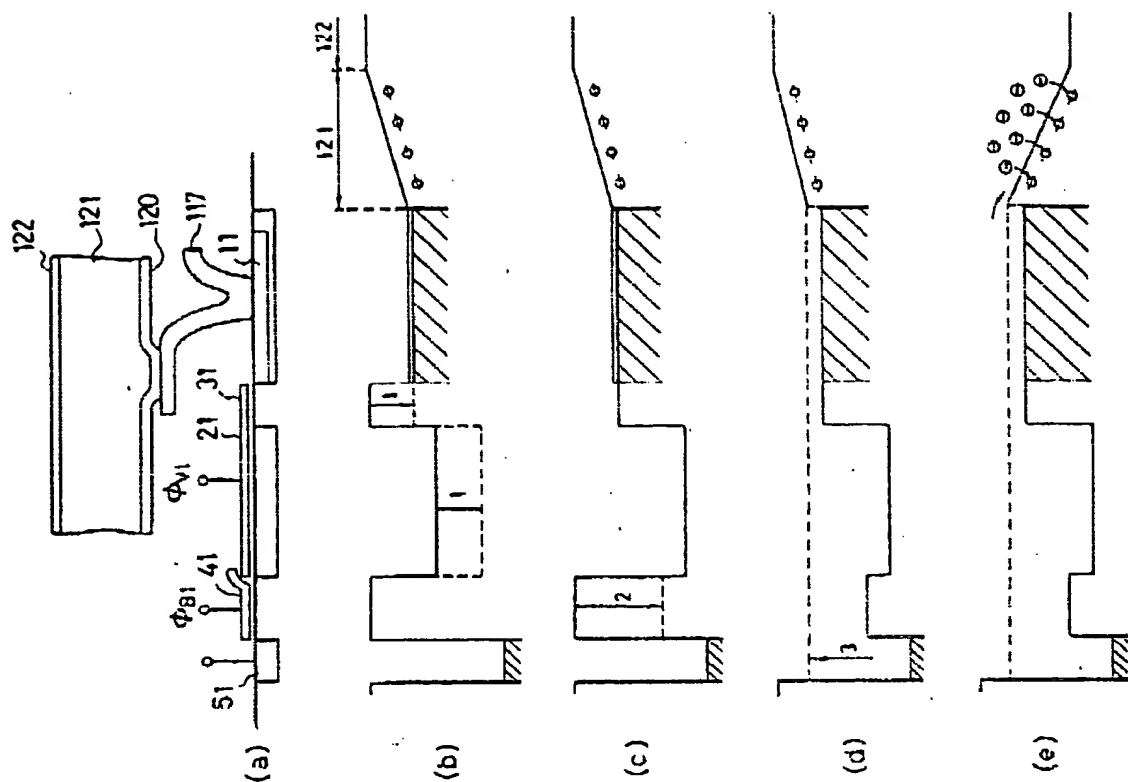
第 4 図



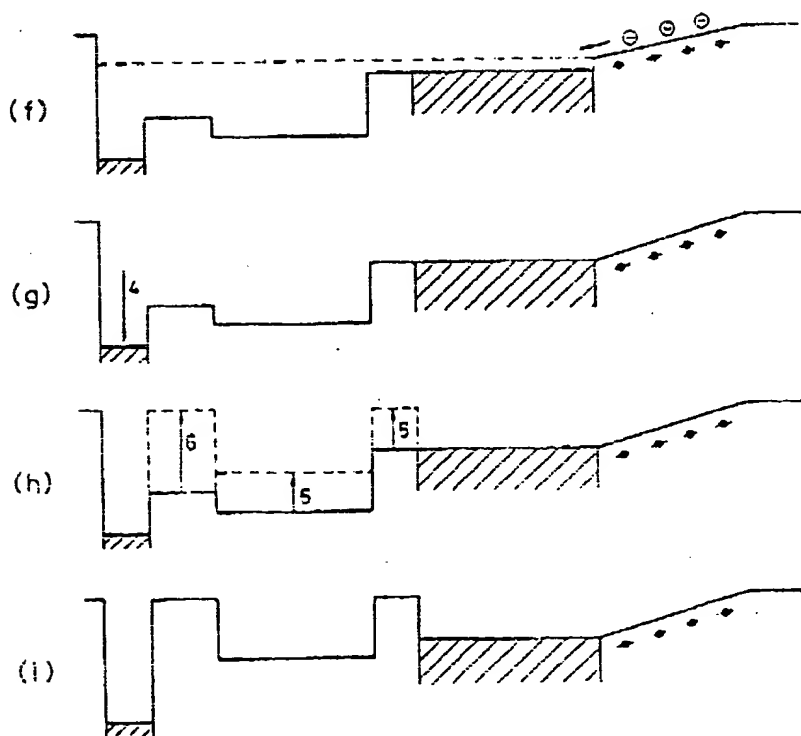
第 5 図



第 7 図



第 6 図



第 6 図